

CHIPS DE DISEÑO NACIONAL

Antonio García Rozo*

Resultados del proyecto que emprendió el grupo de microelectrónica de la Facultad de Ingeniería de la Universidad de Los Andes, tendiente a la fabricación de dos circuitos integrados tipo **gate array**.

Gracias a los avances en los procesos de producción y la rápida evolución de las herramientas de diseño, los costos de fabricación de los circuitos integrados se han reducido a tal punto, que es económicamente factible la elaboración de estos componentes en volúmenes bajos de producción (del orden de 500 unidades en algunos casos). Este hecho ha permitido que durante la presente década los diseños de circuitos electrónicos, en su etapa final, se puedan plasmar en silicio de una forma relativamente fácil, es decir, se conviertan en un circuito integrado del tipo ASIC —Circuitos Integrados de Aplicación Específica—. En esta clase de circuitos los procesos de fabricación están previamente definidos y comprobados, de tal forma que, contando con las herramientas de diseño apropiadas, se pueden “personalizar” produciéndose un “Chip” en el que se sintetiza todo el diseño.

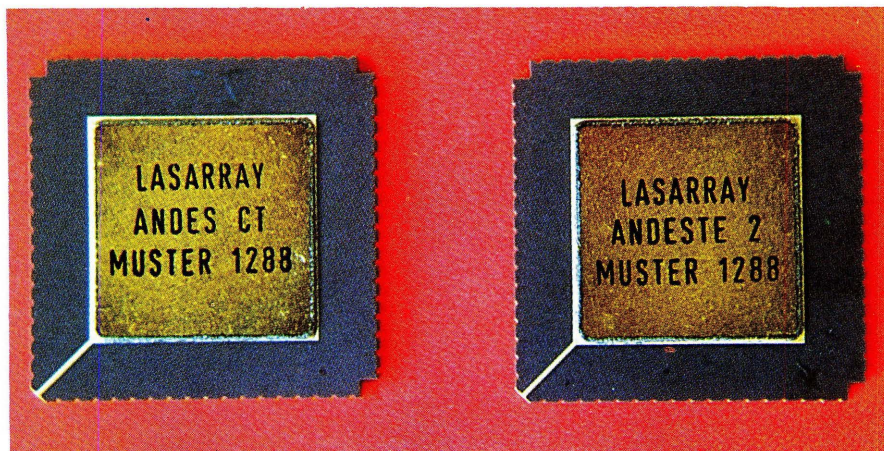
Con esta metodología de diseño se obtienen grandes ventajas tales como reducción del tamaño del sistema final, bajo consumo de potencia, ensamblaje simplificado, mayor velocidad de operación, elevada confiabilidad, facilidad de mantenimiento del sistema e incremento en la privacidad del diseño. Estas condiciones permiten prever que los ASIC constituirán aproximadamente la mitad del mercado de los circuitos integrados para 1990, por lo cual se hacía imperioso un estudio detallado de esta tecnología.

Por otra parte, para Colombia es indispensable entrar en el área de

la microelectrónica, preocupándose en un principio solo del aspecto diseño y utilizando al máximo las facilidades de fabricación existentes hoy en día en otros países. De esta forma, lograríamos que nuestra industria electrónica compitiera utilizando las más modernas tecnologías en materia de circuitos integrados, sin incurrir en las

ARRAY, proceso que culminó exitosamente el pasado 23 de marzo.

Los dos circuitos fueron seleccionados después de un análisis detallado de varios equipos prototipos diseñados en el país, que estuvieron en la fase final de industrialización y en los que la incorporación de esta nueva tecnología pudiera evaluarse en todos los aspectos. Este punto fue de vital importancia, pues desde un principio la meta era estar lo más cerca posible a un ambiente industrial real, evitando al máximo que el



grandes y riesgosas inversiones que implican el montaje de una industria de semiconductores y haciendo uso de nuestro más importante capital en este campo: nuestro excelente recurso humano.

PROYECTO CHIPS ANDES CT-TE

Con las anteriores ideas en mente, el Grupo de Microelectrónica de la Facultad de Ingeniería, de la Universidad de Los Andes, emprendió un proyecto tendiente a comprobar directamente todas las ventajas que los circuitos ASIC pueden representar para nuestro país, como parte del cual se diseñó y contrató la fabricación de dos circuitos integrados tipo GATE

proyecto se convirtiera en un ejercicio puramente académico. El prototipo seleccionado fue un controlador automático de presión arterial.

La función de este controlador era monitorear la presión arterial del paciente y, de acuerdo con los parámetros establecidos por el médico, verificar la infusión de una droga vasodilatadora cada vez que el paciente lo demandara, con el fin de bajar la presión y mantenerla dentro de límites seguros. Al analizar el prototipo ya probado de este controlador se encontró que la interfase, hombre-máquina

* Decano, Facultad de Ingeniería, Universidad de los Andes.

del mismo o sea el conjunto de teclado y pantalla, estaba formado por 12 circuitos integrados del tipo SSI/MSI, número que consideramos muy elevado y que era posible reducir considerablemente, utilizando un circuito ASIC, tipo GATE ARRAY. El número de compuertas discretas que se reemplazaron fue de 800.

Para iniciar el proyecto, se seleccionó e instaló en los equipos de computación de la Facultad un conjunto de herramientas de diseño, que permitió efectuar simulaciones funcionales, lógicas y eléctricas del diseño y posteriormente algunas pruebas de localización y enrutamiento de los componentes dentro del chip. Paralelamente a esta etapa, se realizó la búsqueda del posible fabricante del circuito, para lo cual se analizaron compañías tanto norteamericanas como europeas, encontrando finalmente que estas últimas, aunque más pequeñas y en algunos casos menos conocidas, nos brindaban un mejor apoyo dentro de condiciones comerciales similares, lo que nos llevó a contratar con la compañía Lasarray de Suiza.

Finalizada la etapa de diseño y conociendo las especificaciones del

fabricante, se efectuaron las últimas pruebas; dos miembros del grupo se desplazaron a Suiza, donde recibieron un entrenamiento previo y generaron los archivos finales para producción utilizando el software del fabricante. Después de dos semanas se obtuvieron los 10 circuitos prototipos pactados, los cuales pasaron todas las pruebas de fabricación.

RESULTADOS

Desde el punto de vista económico, los costos involucrados en este proceso son los siguientes: costo de 1000 unidades, 20.130 dólares y costo de empaque (DIP), 1.678 dólares.

Si se utilizan componentes discretos SSI/MSI, se necesitarían 12 circuitos con un costo total de 7.33 dólares suponiendo compras en volúmenes de los mismos.

En cuanto a economía en espacio, los circuitos discretos ocupan un área de 256 cms², que implica un costo de \$2.560 (US\$10.24), mientras que para el GATE ARRAY el área es de 14 cm² o sea, un costo de \$140 (US\$0.56).

Para complementar este análisis preliminar se deben adicionar otros costos de prueba, ensamblaje y manejo que para este caso podemos suponer iguales para todos los circuitos y que se estima del orden de \$182.50 por circuito (US\$0.75).

Aunque aparentemente se tiende a favorecer el uso de circuitos MSI; si pensamos en que el consumo de potencia para este caso se redujo en un 30% y tenemos en cuenta otras consideraciones tales como confiabilidad, mantenimiento y personalización, la balanza fácilmente se inclinará hacia el uso del circuito ASIC.

Finalizado este proyecto, podemos decir que en el momento contamos con el conocimiento y las herramientas de diseño CAD necesarias para el desarrollo de diseños utilizando estas nuevas tecnologías. El paso siguiente será la divulgación e incorporación masiva de la industria a este proceso, ya que en el futuro cercano nuestro país desarrollará un mercado interno suficientemente grande para soportar el crecimiento real de nuestra industria electrónica, en especial en las áreas relacionadas con la informática y más expresamente con la telemática. □

LA JUSTICIA: UN RETO A LA INFORMATICA

*Aldo Espinosa**

En el campo de la justicia, el reto que se impone a la informática, es modernizar una organización que difícilmente puede esperar a que se produzca ese cambio lenta y flemáticamente.

Hace unos pocos meses, con ocasión de celebrarse en Denver la "National Conference on Court Technology", tuve oportunidad de conversar con un funcionario encargado de la sistematización judicial en Nueva York, a quien manifesté mi asombro por la

forma lenta como un Circuito como el de Nueva York estaba dando paso a la informática; pues mi impresión personal era que el proceso en Colombia parecía ser más dinámico y el trabajo en tribunales como los de Bogotá, Cali o Medellín se hallan en un estado similar o aún mejor de desarrollo. "La situación

actual —dijo— aun cuando no es la ideal, funciona adecuadamente con el proceso de automatización manual, microfichas, archivadores electrónicos, etc. Nuestros jueces tienen un promedio de edad avanzado y el costo de introducción ma-

* Abogado, consultor independiente.